

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-164663

(43)Date of publication of application : 07.06.2002

(51)Int.Cl.

H05K 3/46

H01L 23/12

H05K 1/02

(21)Application number : 2000-361503

(71)Applicant : HITACHI METALS LTD

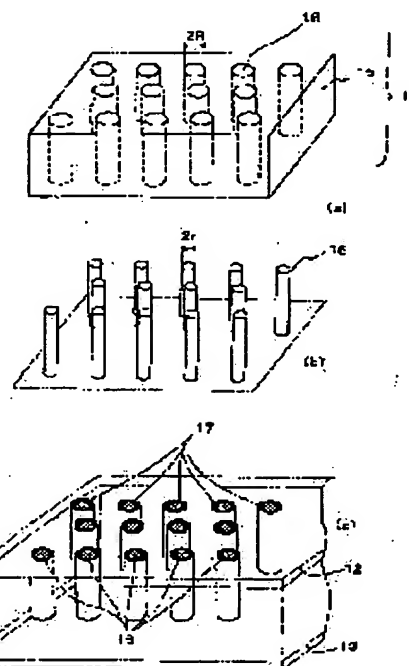
(22)Date of filing : 28.11.2000

(72)Inventor : OKIKAWA SUSUMU

(54) BUILD-UP CORE BOARD, BUILD-UP WIRING BOARD, AND MANUFACTURING METHOD THEREOF**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a new manufacturing method of a build-up core board whereby the thickness of its thermally and electrically conductive posts and its insulation layers can be controlled uniformly without using any mechanical polishing, and to provide resultingly a build-up wiring board most suitable to making operation frequencies high.

SOLUTION: The manufacturing method of the build-up core board whose main processes are the undermentioned processes and whereby the build-up wiring board is made possible has (1) a process for joining a post forming layer to one principal surface of a barrier layer and a carrier layer to the other principal surface; (2) a process for so etching and removing each region surrounded by (R) and (r) until the etching reaches the barrier layer as to create a pattern-etching product wherein a plurality of thermally and electrically conductive posts 16 are stood in parallel with each other at a predetermined pitch, and then, so laminating a prepreg 12 on the pattern-etching product as to create a first laminated product by heating and pressing them; (3) a process for removing the carrier layer from the first laminated product; (4) a process for so removing further the barrier layer from the first laminated product as to obtain a second laminated product, and then, so laminating a prepreg on the second laminated product as to manufacture the build-up core board by heating and pressing them.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-164663

(P2002-164663A)

(43) 公開日 平成14年6月7日(2002.6.7)

(51) Int.Cl. ⁷	識別記号	F I	ターム [*] (参考)
H 0 5 K 3/46		H 0 5 K 3/46	U 5 E 3 3 8 N 5 E 3 4 6
H 0 1 L 23/12	5 0 1	H 0 1 L 23/12	5 0 1 B
H 0 5 K 1/02		H 0 5 K 1/02	F

審査請求 未請求 請求項の数8 O L (全 10 頁)

(21) 出願番号 特願2000-361503(P2000-361503)

(22) 出願日 平成12年11月28日(2000.11.28)

(71) 出願人 000005083

日立金属株式会社

東京都港区芝浦一丁目2番1号

(72) 発明者 沖川 進

東京都港区芝浦一丁目2番1号 日立金属株式会社内

Fターム(参考) 5E338 AA03 AA16 BB02 BB13 BB25

BB63 BB71 CC08 EE02 EE14

EE23 EE28 EE33

5E346 AA42 CC04 CC08 CC32 CC37

DD22 EE09 EE39 GG08 GG09

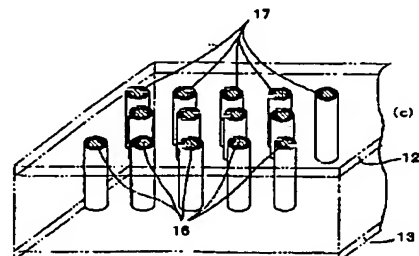
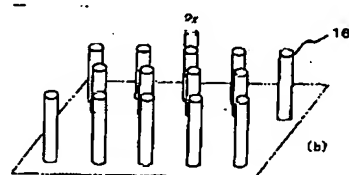
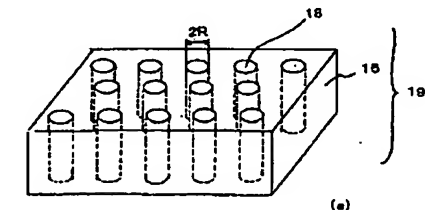
GG15 GG19 GG22 GG28 HH06

(54) 【発明の名称】 ビルドアップコア基板、ビルドアップ配線基板、及びその製造方法

(57) 【要約】 (修正有)

【課題】 機械的研磨を用いずに熱・電気伝導性ポストと絶縁層の厚みを均一に制御できる新規な製造方法を提供し、その結果、高速化に最適なビルドアップ配線基板を提供する。

【解決手段】 本発明は下記の工程を主要工程とするビルドアップコア基板の製造方法と、それにより可能となったビルドアップコア基板、ビルドアップ配線基板である。(1) バリヤ層の一方の主面にポスト形成層を、他方の主面にキャリア層を接合する。(2) エッチングによりバリヤ層に達するまで除去して、熱・電気伝導性ポスト16が所定ピッチで複数個、林立するパターンエッチング品を作り、アリアレグ12を積層し、加熱加圧して第1積層品を作る。(3) 該第1積層品から前記キャリア層を除去する。(4) 更に前記バリヤ層を除去して第2積層品を得て、アリアレグを積層し、加熱加圧してビルドアップコア基板を製造する。



【特許請求の範囲】

【請求項1】 板厚方向に複数の貫通孔を有する熱・電気伝導性板と、前記貫通孔内に設けられた島状に孤立した複数の熱・電気伝導性ポストと、該複数の熱・電気伝導性ポストの外周に設けられ、前記熱・電気伝導性板との間に介在して、前記複数の熱・電気伝導性ポストを電気的に絶縁する絶縁材と、前記熱・電気伝導性板の両主面に接合された絶縁板からなることを特徴とするビルドアップコア基板。

【請求項2】 前記複数の熱・電気伝導性ポストが、CuまたはCu合金である請求項1記載のビルドアップコア基板。

【請求項3】 前記複数の熱・電気伝導性ポストの直径が、0.01~0.2mm、ピッチが0.1~1.0mmであることを特徴とする請求項1記載のビルドアップコア基板。

【請求項4】 前記絶縁材が、ガラス繊維強化エポキシ樹脂、ガラス繊維強化ビスマレイミド・トリアジン(BT)樹脂、またはポリエーテル・サルフォン(PES)配合エポキシ樹脂、ポリイミド樹脂、ポリアミドイミド樹脂のうちのいずれかであることを特徴とする請求項1記載のビルドアップコア基板。

【請求項5】 前記複数の熱・電気伝導性ポストの外周に、絶縁材と孔明き板を具備することを特徴とした請求項1記載のビルドアップコア基板。

【請求項6】 請求項1記載のビルドアップコア基板と、該ビルドアップコア基板の両主面に形成されるビルドアップ層を備えたビルドアップ配線基板。

【請求項7】 下記の工程でなることを特徴とするビルドアップコア基板の製造方法。

(1) バリヤ層の一方の主面にポスト形成層を、他方の主面にキャリア層を接合する。

(2) 前記ポスト形成層に、複数の熱・電気伝導性ポストの形成中心を決める。

(3) 該熱・電気伝導性ポストの形成中心から、前記熱・電気伝導性ポストの半径より大きい所定の領域を除去するマスクを載置する。

(4) 前記所定の領域を、エッチングにより、前記バリヤ層に達するまで除去して、熱・電気伝導性ポストが複数個、林立するパターンエッチング品を作る。

(5) 該パターンエッチング品に、粗化処理をした後、プリプレグを積層し、加熱加圧して第1積層品を作る。

(6) 該第1積層品から前記キャリア層を除去する。

(7) 更に前記バリヤ層を除去して第2積層品を得る。

(8) 該第2積層品とプリプレグを積層し、加熱加圧してビルドアップコア基板を製造する。

【請求項8】 下記の工程でなることを特徴とするビルドアップコア基板の製造方法。

(1) バリヤ層の一方の主面にポスト形成層を、他方の主面にキャリア層を接合する。

(2) 前記ポスト形成層に、複数の熱・電気伝導性ポストの形成中心を決める。

(3) 該熱・電気伝導性ポストの形成中心から、前記熱・電気伝導性ポストの半径より大きい所定の領域を除去するマスクを載置する。

(4) 前記所定の領域を、エッチングにより、前記バリヤ層に達するまで除去して、熱・電気伝導性ポストが複数個、林立するパターンエッチング品を作る。

(5) 前記パターンエッチング品に粗化処理をした後、空洞部にスクリーンプリント法で樹脂を充填する。

(6) 前記キャリア層をエッチング除去する。

(7) 更に前記バリヤ層をエッチング除去する。

(8) 次いで主面両側からプリプレグを積層し、加熱加圧する。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ビルドアップ配線基板のコア基板、及びビルドアップ層を付加し表面に電子部品が実装されて信号伝送が行われるビルドアップ配線基板に係り、特に狭ピッチの半導体パッケージを可能とする形状寸法のバラツキが極めて少ないものであり、且つ放熱性に優れたものに関する。

【0002】

【従来の技術】半導体パッケージは、高密度実装の為に三次元実装、多層基板化しており、各層間の電氣的接続はスルーホールでなされている。半導体素子は、また熱に弱い。そこで、半導体素子の発する熱を効果的に放熱処理することができるとともに、構造を簡素にして安価なコストで製造することができる半導体素子用基板の開発が活発に行われてきた。従来、0.3mm程度のドリルで、複数のスルーホールをピッチ1.27mm程度で穴明け後、Cu等でスルーホールメッキを施して基板の縦方向の導通を取っていた。

【0003】例えば特開平10-313071号公報には、基板の他方の主面上に放熱パターンを形成し、この放熱パターン上に、配線基板に搭載される際の接合面となる放熱板を接合し、さらに基板の厚さ方向に貫通するように放熱用スルーホールを穿設してこの放熱用スルーホール内に金属材料を充填し、ペアチップが発する熱が金属材料が充填された放熱用スルーホール及び放熱パターンを介して放熱板に伝導されるようにしたものが開示される。また、特開平9-199632号公報には、フレキシブル基板において、放熱性に優れ、穴明け加工を容易に行うことができ、かつ、高密度配線が可能な電子部品搭載用基板を開示する。

【0004】特開平9-199632号公報によると、「電気絶縁性のフレキシブルフィルム及び該フレキシブルフィルムの厚み方向に2層以上設けた導体回路よりなる多層基板と、すべてのフレキシブルフィルムを貫通する貫通穴と、該貫通穴を覆うよう多層基板の上面側に設

けた放熱金属板と、上記貫通穴と放熱金属板とにより形成される、電子部品を搭載するための搭載用凹部と、多層基板に設けられ導体回路に導通するスルーホールとを有する。フレキシブルフィルムの厚みは、30～200 μm であることが好ましい。」

【0005】特開平9-199632号公報の実施例によると、製造方法は次のとおりである。ガラス繊維入りエポキシ系材料からなるフレキシブルフィルムを準備する。フレキシブルフィルムは、厚み0.05mm、幅2.5～15cmの可撓性を有する帯状のフィルムである。このフレキシブルフィルムは、予めロール状に巻回しておき、複数のロール体を形成しておく。次いで、上記ロール体からフレキシブルフィルムを引き出しながら、該フレキシブルフィルムの下面側に、熱可塑性のガラス繊維入りエポキシ系材料からなる絶縁性接着剤を接着する。次いで、パンチング加工により、フレキシブルフィルムの略中央部分に貫通穴を穿設する。次いで、フレキシブルフィルムの下面側に、前記絶縁性接着剤を介して、厚み35mmの銅箔を接着する。そして、スルーホールの内部に、半田を充填する。

【0006】また、近年半導体パッケージ基板は、機器の小型化にともない、パターンはファイン化の一途をたどり、いわゆるビルドアップ配線基板と称し、コア基板の両面に絶縁層を塗布しビルドアップ層を付加してメッキ法によってパターンを形成していく方法が行われている。図10に従来のビルドアップ配線基板の一例を図示する。ビルドアップ配線基板3は、ビルドアップコア基板1と上下のビルドアップ層でなる。ビルドアップコア基板1は、ガラス繊維強化のエポキシ・リジッド材料を用いることが多い。上側ビルドアップ層2aは、配線パターン7、半田ボール5aを経て半導体(Si)チップ4にC4接続される。C4接続とは、controlled collapsible chip connectorの略語で、LSIチップの電気信号と発生する熱をパッドを経て基板へと流れる電気的にも熱的にも有効な伝導路を形成する接続手法である。

【0007】記号4はLSI、CSPなどの半導体素子である場合もある。アンダーフィル6は、樹脂などで耐湿性および耐衝撃性向上の為に封止する機能がある。下側ビルドアップ層2bは、半田ボール5bを経て、外部回路に接続される。コア基板1は、スルーホール8の内壁にCuメッキして穴埋めし、樹脂を充填して平坦化する。上下のビルドアップ層は電氣的、熱的に接続されている。下側ビルドアップ層2bは、通常、ビルドアップコア基板1を取り囲んで上下対称にバランスをとって、ビルドアップ配線基板3全体として、反り無く平坦度を出す為に設けることが多い。ビルドアップ層2a、2bは、1～3層が一般的であり、この層のCuはメッキで形成することが多い。回路パターンはメッキCuをエッチングまたはアディティブ法のメッキで形成される。

【0008】

【発明が解決しようとする課題】従来のビルドアップコア基板1のスルーホール8は、通常0.3mmのドリルで穴あけするし補強材として入れたガラス繊維が邪魔となって、ピッチを狭くすることは困難で、せいぜい1.27mm程度と粗いものしかできない。従って、年々ピッチの狭くなる半導体チップ4の bumps、半田ボール5aのピッチとは不整合が大きく、ビルドアップ層2aの配線で大きく引き回して、層間結合を所謂スタッグ方式としなければならず、配線長を増大する。このことは、信号の伝送速度を遅らせ、動作周波数が1GHzにも達する現状において、高速化のニーズに反して問題である。ビルドアップコア基板での再配線長が長くなり、上側ビルドアップ層2aの信号結線を制限する問題もある。

【0009】また、下側ビルドアップ層2bは、スルーホール8の数が少ないために有効利用できないという問題がある。BGA用の半田ボール5bとの接続くらいにしか使えないからである。従来のようにドリルで穿孔する製造方法では、スルーホール8の径が大きく、ピッチも大きく、配線の展開がビルドアップ配線基板3の上面に偏りがちである。ビルドアップコア基板のスルーホールが半導体チップ4の bumps 密度より遥かに低いので、下側ビルドアップ層2bのチャンネルを使いこなせないという問題がある。

【0010】また、図10に示す従来のビルドアップコア基板1では放熱に関与できるのはスルーホール8の内壁のメッキ層くらいであり熱放散性に劣るという問題があった。更に、ビルドアップコア基板のCu板をハーフエッチングし、樹脂埋込み後、平面研磨手段によって複数の熱・電気伝導性ボストの端部が露出するまで研磨する方法がある。この場合、露出する熱・電気伝導性ボストと、未露出の熱・電気伝導性ボストとが混在して、バラツキが大きいだけでなく、熱放散性が悪く信頼性と加工性に劣るという問題があった。

【0011】従来のCu板のエッチングでは、エッチングで形成される孔の形状、深さがばらつくのが通常である。場所によって被エッチング性にバラツキがあるためである。次に、プリpregをラミネートしてエッチングされた孔をすべて埋め、反転してCu層側を裏面研磨して樹脂にCuの熱・電気伝導性ボストが所定のピッチで複数個、埋め込まれたものを製造する場合には、研磨面をどこで止めるかによって、Cu層の厚さ、絶縁層の厚さが、その都度ばらついてしまうという問題があった。

【0012】図11を用いて、この問題点を詳細に説明する。図11(a)は、従来のCu板のエッチング後の断面形状を示す。エッチング深さのバラツキがあり、理想的な台形からずれた形状である。これに図11(b)に示すように樹脂を充填して、図11(b)のCu板側からエッチングすると、図11(c)に示すようにエッ

チング残り、樹脂出っ張り、ショート（電氣的短絡）が発生する。この為、更に裏面の機械的な研磨が必要となり、余計な工数がかかる上に均一性が悪いという問題があった。これは信号の伝送速度を遅らせる問題となっていた。

- ・【0013】また、半導体素子4の受けパッドは信頼性確保の為、大きくする必要がある、その為に上側ビルドアップ層2aと下側ビルドアップ層2bのチャンネル静電容量のバランスが悪くなり、邪魔な浮遊容量を形成する問題もあった。また、ガラス繊維強化エポキシ樹脂基板を用いる場合、スルーホールドリルによる穴あけはガラス繊維により微細な穴あけが阻害されるのみならず、繊維の破断を来し、信頼性の低下、後のメッキ工程でのメッキ液の染込みなど、種々の問題もある。また、熱膨張係数を調節するために樹脂にフィラーを添加することが多くなっているが、微小ビア（スルーホール）加工の場合には、このフィラーの粒径自体が妨げになるという問題もある。そこで、本発明は、機械的研磨を用いずに熱・電気伝導性ポストと絶縁層の厚みを均一に制御できる新規な製造方法を提供し、その結果、高速化に最適なビルドアップ配線基板を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明は、前記問題点を解決するため、下記の構成を趣旨とする。なお、括弧（）内に、図1～図9で使った記号を、理解の容易の為に示す。本発明の技術的思想が、図1～図9の実施例に限定されるものではない。なお、ポスト形成層10、熱・電気伝導性ポスト15、孔明き板19は、同じものを別な用語を用いて使い分けている。例えば、図1のエッチングの説明の時にはポスト形成層10を、図4のビルドアップコア基板の時には熱・電気伝導性ポスト15を、そして空洞部18を包含する全体を孔明き板19と呼んでいる。同様に、アブリレグ12、13と、充填樹脂14と、絶縁材17とは、例えば図2の積層して加熱加圧するビルドアップコア基板の製造方法の説明ではアブリレグ12、13を、図3のスクリーンプリント法でのビルドアップコア基板の製造方法の説明には充填樹脂14を、出来上がったビルドアップコア基板の構成を機能的に説明する図4では絶縁材17を記号に用いている。

【0015】{1}板厚方向に複数の貫通孔（18）を有する熱・電気伝導性板（15）と、前記貫通孔（18）内に設けられた島状に孤立した複数の熱・電気伝導性ポスト（16）と、該複数の熱・電気伝導性ポスト（16）の外周に設けられ、前記熱・電気伝導性板（15）との間に介在して、前記複数の熱・電気伝導性ポスト（16）を電氣的に絶縁する絶縁材（17）と、前記熱・電気伝導性板（15）の両主面に接合された絶縁板（12、13）からなることを特徴とするビルドアップ

コア基板（1）。なお、熱・電気伝導性ポスト（16）は、下位概念として、メタルポスト、メタルコアと呼ぶこともある。

【0016】{2}前記複数の熱・電気伝導性ポスト（16）が、CuまたはCu合金である{1}記載のビルドアップコア基板（1）である。

{3}前記複数の熱・電気伝導性ポスト（16）の直径が、0.01～0.2mm、ピッチが0.1～1.0mmであることを特徴とする{1}記載のビルドアップコア基板（1）である。

{4}前記絶縁材（17）が、ガラス繊維強化エポキシ樹脂、ガラス繊維強化ビスマレイミド・トリアジン（BT）樹脂、またはポリエーテル・サルフォン（PE S）配合エポキシ樹脂、ポリイミド樹脂、ポリアミドイミド樹脂のうちのいずれかであることを特徴とする{1}記載のビルドアップコア基板（1）である。

{5}前記複数の熱・電気伝導性ポスト（16）の外周に、絶縁材（17）と孔明き板（19）を具備することを特徴とした{1}載のビルドアップコア基板（1）である。

{6}前記{1}記載のビルドアップコア基板（1）と、該ビルドアップコア基板（1）の主表面に形成されるビルドアップ層（2a、2b）を備えたビルドアップ配線基板（3）である。

【0017】{7}下記の工程でなることを特徴とするビルドアップコア基板（1）の製造方法である。

{イ}バリヤ層（9）の一方の主面にポスト形成層（10）を、他方の主面にキャリヤ層（11）を接合する。

{ロ}前記ポスト形成層（10）に、複数の熱・電気伝導性ポスト（16）の形成中心を決める。

{ハ}該熱・電気伝導性ポスト（16）の形成中心から、前記熱・電気伝導性ポスト（16）の半径（図4のr）より大きい所定の領域（図4のrとRで囲まれた領域）を除去するマスクを載置する。

{ニ}前記所定の領域（図4のrとRで囲まれた領域）を、エッチングにより、前記バリヤ層（9）に達するまで除去して、熱・電気伝導性ポスト（16）が複数個、林立するパターンエッチング品を作る（図1（b））。ここで、「熱・電気伝導性ポスト（16）が複数個、林立する」とは、例えば図4（b）に示される。

{ホ}該パターンエッチング品に、粗化处理をした後、アブリレグ（12）を積層し、加熱加圧して第1積層品を作る（図2（a））。

{ヘ}該第1積層品から前記キャリヤ層（11）を除去する（図2（b））。

{ト}更に前記バリヤ層（9）を除去して第2積層品を得る（図2（c））。

{チ}該第2積層品とアブリレグ（13）を積層し、加熱加圧してビルドアップコア基板を製造する（図2（d））。

【0018】{8} 下記の工程であることを特徴とするビルドアップコア基板の製造方法である。

{イ} バリヤ層(9)の一方の主面にポスト形成層(10)を、他方の主面にキャリヤ層(11)を接合する。

{ロ} 前記ポスト形成層(10)に複数の熱・電気伝導性ポストの形成中心を決める。

{ハ} 該熱・電気伝導性ポストの形成中心から、前記熱・電気伝導性ポストの半径より大きい所定の領域(図4の r と R で囲まれた領域)を除去するマスクを載置する。

{ニ} 前記所定の領域(図4の r と R で囲まれた領域)を、エッチングにより、前記バリヤ層(9)に達するまで除去して、熱・電気伝導性ポスト(16)が複数個、林立するパターンエッチング品を作る(図3(a))。

{ホ} 前記パターンエッチング品に粗化处理をした後、空洞部(18)にスクリーンプリント法で樹脂を充填する(図3(b))。

{ヘ} 前記キャリヤ層(11)をエッチング除去する(図3(c))。

{ト} 更に前記バリヤ層(9)をエッチング除去する(図3(d))。

{チ} 次いで主面両側からアブリレグ(12、13)を積層し、加熱加圧する(図3(e))。

【0019】

【発明の実施の形態】以下、図面を用いて本発明に係るビルドアップコア基板の製造方法を説明する。図1は本発明に係るビルドアップコア基板のパターンエッチング品を示す図である。図1(a)は平面図、図1(b)はA-A矢視断面図である。図2は本発明に係るビルドアップコア基板の一製造方法を示す図、図3は本発明に係るビルドアップコア基板の別の製造方法を示す図、図4は本発明に係るビルドアップコア基板の斜視断面図である。図1において、記号9はバリヤ層、記号10はポスト形成層、記号11はキャリヤ層である。材質の一例を挙げると、バリヤ層9がTi、Sn、Niなど、ポスト形成層10がCuまたはその合金、キャリヤ層3がCuまたはその合金である。なお、図1に示す例では、熱・電気伝導性ポストと絶縁材が同心円をなしているが、必ずしも同心円状である限定はない。

【0020】まず、バリヤ層9の両面にエポキシ樹脂等でポスト形成層10とキャリヤ層11を接合する。あるいは冶金学的な拡散接合に依ってもよい。次いで、所定ピッチで熱・電気伝導性ポストの形成中心を決め、該熱・電気伝導性ポストの形成中心から、前記熱・電気伝導性ポストの半径と所定径の同心円を除去するマスクを載置する。本発明は図1に限定されるものではないから、所定のピッチで、且つ同心円状である限定はない。本発明においては、従来のようにドリルを用いるのではないから、ピッチを従来の1.27mm程度に比べて狭ピッチの1.0mm以下にすることが可能である。本発明に

おいて、このピッチの下限は、エッチング技術の進歩に伴って、年々下がっており、現状では0.1mm程度までは可能である。今後、この下限はもっと下がることは言うまでもない。

【0021】そして、エッチングにより前記同心円状に前記ポスト形成層10を、同心円状に前記バリヤ層9に達するまで除去して、複数個の熱・電気伝導性ポスト10aが所定ピッチで林立するパターンエッチング品(図1(b))を作る。図4に複数個の熱・電気伝導性ポスト10aがガラス繊維強化エポキシ樹脂などのアブリレグ12に封入された断面斜視図を示す。本発明のビルドアップコア基板1を用いると、図9に図示したように、熱は、複数個の熱・電気伝導性ポスト10aの縦方向のみならず、隣接した他の熱・電気伝導性ポストヘリレー式に伝達され、放熱される。

【0022】化学エッチング液としては、バリヤ層9がTiの場合には、エチレンジアミン系のエンストリップTL-142(メルテックス社製、商品名)濃縮液を用いる。その他、バリヤ層9の材質に応じて、メテックスCB(マクダーミッド社製商品名)等の市販の溶液や、硝酸と過酸化水素の混合物、クロム酸と硫酸の混酸などが使える。

【0023】本発明においては、前記バリヤ層をエッチング・ストップ層として機能させるので、高さのバラツキが無く精密に制御された複数の熱導電性ポスト10aのアレイを得ることができる。更に、余計な機械的研磨も不要である。本発明によると、優れたエッチング性を有し、配線部のコーナー部を顕微鏡で観察した結果も、理想的な形状にエッチングされていることを確認した。

【0024】本発明のこの特徴は重要である。それは基板を電子回路に用いる場合のマイクロストリップ線路の特性インピーダンスで理解できる。特性インピーダンスは、材料の透磁率、誘電率を一定とした場合、自然対数 ln で表す $ln(4h/(0.536w+0.67t))$ なる値に比例することが、多くの教科書、例えば中沢喜三郎他著「VLSIシステム設計」で知られている。ここで、記号 h は絶縁層厚、記号 w は配線幅、記号 t は配線厚である。この関係式から、インピーダンス制御のために絶縁層および導体層の各厚さ制御が重要であることが分かる。特性インピーダンスが一定下(例えば50Ω)では、配線幅が狭くなると絶縁層も薄くなり、その公差も小さくなる。また、幅、厚さについての管理がより厳しくなる。すなわち、動作周波数が1GHzにもなろうとする高速化時代には絶縁層および導体層の各厚さ制御が重要である。

【0025】本発明におけるポスト形成層10の材質として好適なのは、熱及び電気的良好な導体であるCuまたはその合金である。Cuは、無酸素銅線(OFC: Oxygen Free Copper)、電解銅などを用いることができるが、バリヤ層9と接着ではなく拡散接合などの冶金学的

接合を用いる場合には、例えばSnを添加して耐熱性を改良したものが好ましい。

【0026】次に、図2を用いて本発明のビルドアップコア基板の製造方法の説明を続ける。パターンエッチング品(図1(b))は、島状に孤立した複数の熱・電気伝導性ポスト16(図1(b)では、ダブルハッチングで示した)が、空洞部18を隔てて林立する。図2に示すように、このパターンエッチング品(図1(b))にガラス繊維強化エポキシ樹脂などのプリプレグ12を積層し加熱加圧して第1積層品(図2(a))を作り、該第1積層品から前記キャリヤ層11を塩化第二鉄溶液により除去する。前記キャリヤ層11は、その剛性によりハンドリング性を向上する。

【0027】パターンエッチング品(図1(b))とプリプレグとの接着力を向上するために、パターンエッチング品(図1(b))の金属面を粗化処理することが好ましい。粗化処理の方法は、特に限定されないが、メッキで瘤状の微小突起を形成したり、機械的に研磨したりして金属面とエポキシ樹脂間の接着力の向上を図る。

【0028】プリプレグの材質としては、ガラス繊維強化エポキシ樹脂のほかに、ガラス繊維強化ビスマレイミド・トリアジン(BT:bismallimide triazene)樹脂、またはポリエーテル・サルフォン(PES:poly-ether sulphon)配合エポキシ樹脂、ポリイミド樹脂、ポリアミドイミド樹脂、RCC(樹脂付き銅箔(Resin Coated Copper))等が好適である。その他、未硬化ないしは半硬化したプリプレグとしては、ガラス布、ガラス単繊維、紙等の強化基材に、ポリイミド樹脂、エポキシ樹脂、フェノール樹脂、あるいはこれらの混合物等と、それぞれの樹脂の硬化剤を含浸させたもの、あるいは、加熱して半硬化状(B-ステージ)にしたものが使用できる。この樹脂としては、ふっ素樹脂のように熱可塑性の樹脂をも用いることができる。

【0029】なお、近年、半田の鉛フリー化が急速に進展している。鉛フリー化によるリフロー炉の温度上昇等から、基材、ビルドアップ層のより高Tg(ガラス化温度)化が求められている。本発明のビルドアップコア基板、ビルドアップ層についても係る考慮も必要である。

【0030】更に前記バリヤ層9をエンストリップTL-142濃縮液などで除去して第2積層品(図2(c))を得て、該第2積層品とプリプレグ13を積層し、加熱加圧してビルドアップコア基板(図2(d))を得る。ここで、前記バリヤ層の材質はTi、Sn、Niまたはそれらの合金、前記ポスト形成層の材質はCuまたはその合金、前記キャリヤ層の材質はCuまたはその合金が好適である。本発明では、バリヤ層9を正確なエッチング深さのコントロール手段として用いることができる。

【0031】図3を用いて本発明に係るビルドアップコア基板の別の製造方法を説明する。熱・電気伝導性ポ

スト10aが所定ピッチで複数個、林立するパターンエッチング品を作る工程までは、図2で説明したのと同じである。次いで、前記パターンエッチング品(図3(a))の凹部にスクリーンプリント法で、加熱して半硬化状の樹脂14を充填する(図3(b))。そして、前記キャリヤ層11をエッチング除去する(図3(c))。更に前記バリヤ層9をエッチング除去し(図3(d))、主面両側からプリプレグ12、13を積層し、加熱加圧してビルドアップコア基板を得る(図3(e))。図2と図3を用いて本発明に係るビルドアップコア基板の製造方法の一例を示したが、本発明はそれに限定されるものではなく、リールに巻かれた金属箔、樹脂フィルムを用いてローラによって連続的にリール・ツー・リール(reel-to-reel)工法でホットエッチングやラミネート工程までを連続的に処理することもできる。

【0032】図4に、本発明に係るビルドアップコア基板1の部分断面斜視図を示す。複数の林立する熱・電気伝導性ポスト16の外周を、絶縁材17が取り巻き、Cuなどの孔明き板19がその外周に設けられる。本発明に係るビルドアップコア基板1の用途は、図5に例示するように、このビルドアップコア基板1の上下にビルドアップ層2a、2bを付加したビルドアップ配線基板3などである。一般にビルドアップ配線基板とは、たとえばベース部分をガラスエポキシ積層板とし、ベースの表面を接続するスルーホールはエポキシ樹脂により埋められているものや、表面実装をビルドアップしたもの、あるいは前記のビルドアップ配線基板と表面実装とを組合せたものを言う。これらのビルドアップ層2a上面及びビルドアップ層2b下面には、それぞれ配線導体層が形成される。ビルドアップ層の数は、1層に限定されず複数層であることが多い。

【0033】本発明のビルドアップコア基板1をビルドアップ配線基板として使用する際、封入された熱・電気伝導性ポストを例えば、レーザーで開口して選択使用する。それにより極めて高精度に熱・電気伝導性ポストを形成できる。この熱・電気伝導性ポストはサーマルビアとして機能し、サーマルビアを介して熱を効率よく伝達する構成となる。

【0034】ビルドアップコア基板(1)にビルドアップ層(2a、2b)を付加した図5に例示するビルドアップ配線基板の製造は、特に限定されるものではなく前述の製造方法を適宜組合せれば良い。例えば、ビルドアップコア基板(1)に回路パターンがパターンエッチングされた金属箔と、ビルドアップコア基板(1)と、プリプレグを重ねて加圧・加熱すれば良い。図6に示す、より複雑なビルドアップ配線基板を製造することも容易である。

【0035】図6に示すビルドアップコア基板3の製造方法を、図7及び図8を用いて説明する。図7(a)は

バリヤ層9の一方の面に複数の林立したCuなどの熱・電気伝導性ポスト16を、図7(b)はプリプレグ12を、図7(c)は0.4mmピッチで直径0.3mmの穴が明けられたパターンエッチング品20を示す。これらの熱・電気伝導性ポスト16、プリプレグ12、パターンエッチング品20を、図7(d)に示すように、積層して加熱された押板で加圧してラミネート品を製造する。

【0036】図8(a)は、図7(d)で製造されたラミネート品を、反転した状態で示した図である。このCuキャリア層11と、次いでTiバリヤ層9の一部を、図8(b)に示すようにエッチング除去する。次にこれを、図8(c)に示すプリプレグ13と積層して、加熱加圧して図8(d)に示すラミネート品、即ちビルドアップコア基板1が得られる。

【0037】図6に例示するビルドアップ配線基板においては、図中にVcc、Vssと示すように、電源電圧層、アース層と回路構成に合わせて使い分けことが可能となる。本発明によると、簡単にこのような構成を可能とするため、チップのクロック周波数の増大により電圧変動が生じやすくなっている現状において、安定した電圧の供給と併せ、安定したアース（接地、グランドとも呼ばれる）を可能とする。なお、図6では2層に重畳された熱・電気伝導性ポストの例を示したが、本発明によると何層でも容易に製造できる。

【0038】本発明によると、熱・電気伝導性ポストを複数個設けたインターポーザが容易に得られ、基板をエッチングすることにより熱・電気伝導性ポストとして絶縁基板より隔離された島状の熱・電気伝導性ポスト部分が形成される。本発明の基板は優れたエッチング性を有する導体板を用いるため、狭ピッチの高密度配線に好適であることから、従来のビルドアップの積層枚数を少なくできる。そのため、本発明の基板を用いれば、基板そのものの配線密度を高めることができ、本発明の基板を積層したビルドアップ配線基板や、たとえばフリップチップ実装、Wafer Level CSP等に特に有効である。また、ビルドアップ層の層数の低減は、コストダウンに直結する。

【0039】また本発明は、ビルドアップ配線基板を用いて半導体装置とすることができる。本発明の半導体装置としては、特に限定されるものではないが、半導体チップからの信号を外部に導く半田ボールを介し、フリップチップ実装とし、さらにプリント基板が複数枚積層されたビルドアップ配線基板に信号が伝達される半導体装置とすることができ、狭ピッチに好適なエッチング性に優れた導体板を用いることから、ビルドアップ配線基板に直接実装する半導体装置に特に好適である。

【0040】また、本発明においては、狭ピッチの高密度配線に好適であることから、従来のビルドアップの積

層枚数を少なくできる。そのため、本発明の基板を用いれば、配線密度を高めることができる。

【0041】

【発明の効果】バリヤ層を用いたエッチング法によるので、形状寸法のバラツキが極めて少ない熱・電気伝導性ポストを封入した基板が得られる。また、短距離配線を可能にするので、動作周波数の高速化に容易に対応できる。また、本発明によると、メタルコアを使用しているので、寸法安定性に優れ、薄くても剛性が高いのでハンドリング性も良い上に、微細で固体（ソリッド）の熱・電気伝導性ポストを利用するので、従来のようにドリルやレーザによるスルーホール穴の穴あけ工程が不要である。スルーホール穴の内面のメッキも不要である。また、高密度に製造可能なビルドアップ層の上下両面が使い、層数の減少によるコストダウンも可能である。

【図面の簡単な説明】

【図1】 本発明に係るビルドアップコア基板のパターンエッチング品を示す図である。

【図2】 本発明に係るビルドアップコア基板の一製造方法を示す図である。

【図3】 本発明に係るビルドアップコア基板の別の製造方法を示す図である。

【図4】 本発明に係るビルドアップコア基板の斜視・部分断面図である。

【図5】 本発明に係るビルドアップ配線基板の図である。

【図6】 本発明に係る別のビルドアップ配線基板の図である。

【図7】 図6に示すビルドアップコア基板の製造工程の一部を示す図である。

【図8】 図6に示すビルドアップコア基板の製造工程の残部を示す図である。

【図9】 本発明に係るビルドアップ配線基板の放熱の状況を示す模式図である。

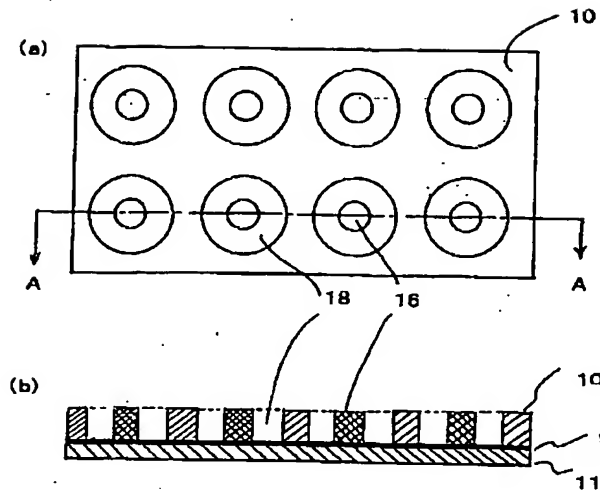
【図10】 従来のビルドアップ配線基板を示す図である。

【図11】 従来のエッチング方法の問題点を説明する図である。

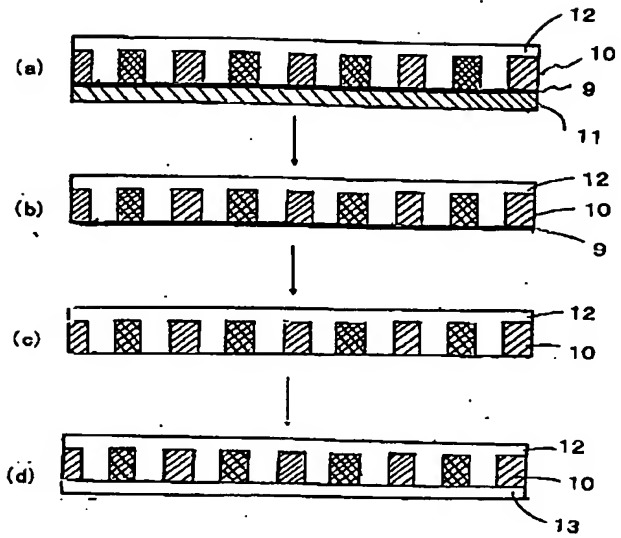
【符号の説明】

1. ビルドアップコア基板、 2 a. 上側ビルドアップ層 2 b. 下側ビルドアップ層、 3. ビルドアップ配線基板、 4. 半導体チップ、 5 a. 5 b 半田ボール、 6. アンダーフィル、 7. 配線パターン、 8. スルーホール、 9. バリヤ層、 10. ポスト形成層 11. キャリヤ層、 12, 13. プリプレグ、 14. 充填樹脂、 15. 熱・電気伝導性板、 16. 熱・電気伝導性ポスト、 17. 絶縁材、 18. 空洞部、 19. 孔明き板、 20. パターンエッチング品

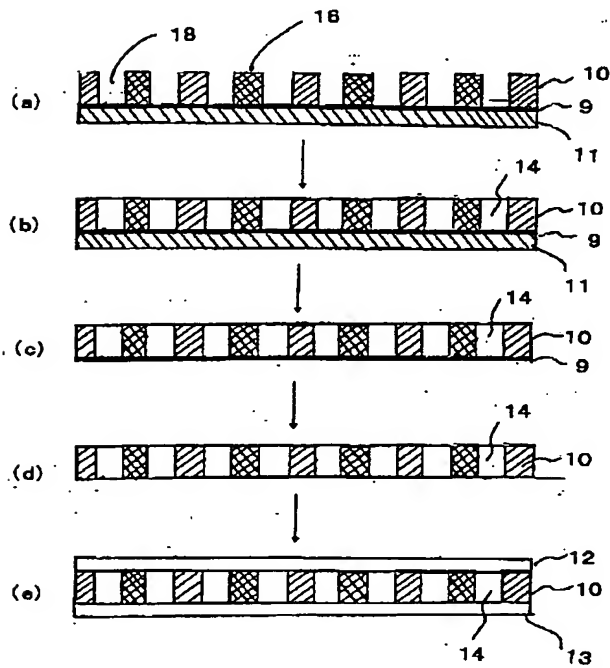
【図1】



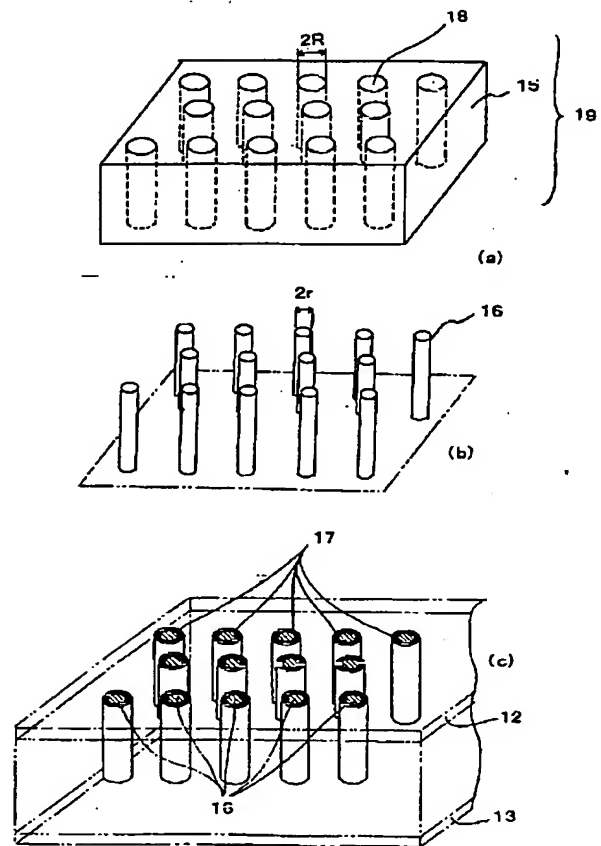
【図2】



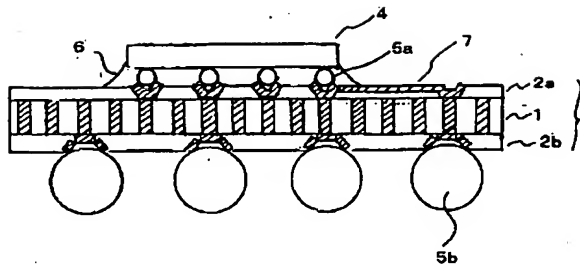
【図3】



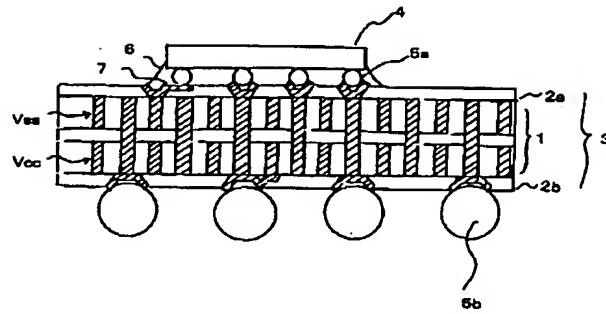
【図4】



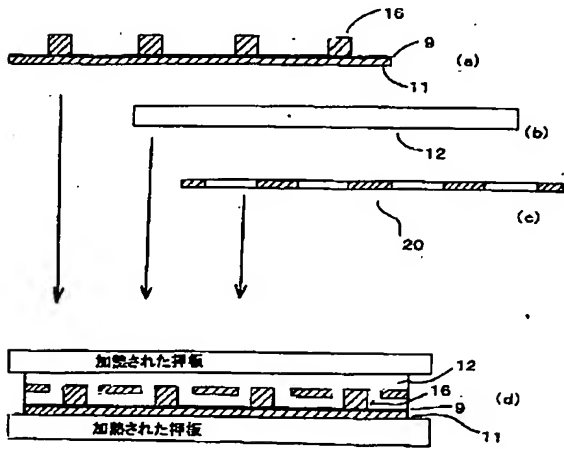
【図5】



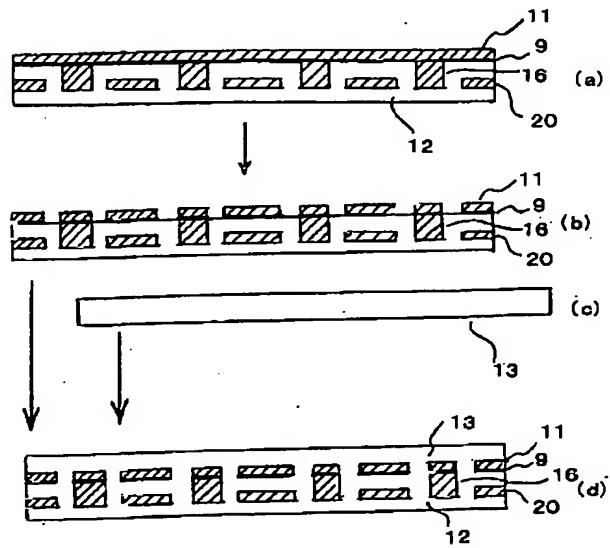
【図6】



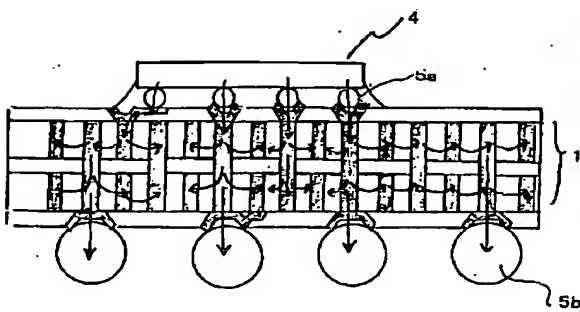
【図7】



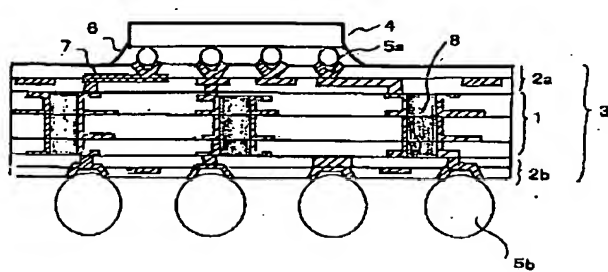
【図8】



【図9】



【図10】



【図11】

